



09/08/00

FINNEGAN, HENDERSON, FARABOW, GARRETT & DUNNER, L.L.P.

1300 I STREET, N.W.
WASHINGTON, DC 20005-3315202 • 408 • 4000
FACSIMILE 202 • 408 • 4400ATLANTA
404•653•6400
PALO ALTO
650•849•6600

WRITER'S DIRECT DIAL NUMBER:

TOKYO
011•813•3431•6943
BRUSSELS
011•322•646•0353

(202) 408-4020

September 8, 2000

ATTORNEY DOCKET NO.: 08038.0032

Box Patent Application
Assistant Commissioner for Patents
Washington, D.C. 20231



New U.S. Patent Application

Title: METHOD AND APPARATUS FOR PRODUCING SEMICONDUCTOR
DEVICEbeing a Continuation of PCT International Application No. PCT/JP00/03544,
filed June 1, 2000.

Inventor: Takayuki NIUYA, Michihiro ONO and Hideto GOTO

Sir:

We enclose the following papers for filing in the United States Patent and Trademark Office under 35 U.S.C. 111(a) as a **Continuation** application of PCT International Application No. PCT/JP00/03544, filed June 1, 2000, which claimed priority of Japanese Patent Application No. 1999-154055, filed June 1, 1999.

The application, which is not in the English language is enclosed, for filing in the United States Patent and Trademark Office in connection with the above-referenced application in accordance with 37 C.F.R. §1.52(d) and §608.01 of the MPEP, Filing of Non-English Language Applications:

1. A check for \$730.00 representing a \$690.00 filing fee and \$40.00 for recording the Assignment.
2. Non-English Application - 14 pages, including 1 independent claim and 10 claims total.
3. Drawings 8 sheets of drawings containing 16 figures.

FINNEGAN, HENDERSON, FARABOW, GARRETT & DUNNER, L.L.P.
Assistant Commissioner for Patents
September 8, 2000
Page 2

4. Declaration and Power of Attorney.
5. Recordation Form Cover Sheet and Assignment to TOKYO ELECTRON LIMITED.

Applicants claim the right to priority based on Japanese Patent Application No. 1999-154055, filed June 1, 1999.

An English translation of the non-English language papers will be filed in the U.S. Patent and Trademark Office within the required time period.

Please accord this application a serial number and filing date and record and return the Assignment to the undersigned.

The Commissioner is hereby authorized to charge any additional filing fees due and any other fees due under 37 C.F.R. § 1.16 or § 1.17 during the pendency of this application to our Deposit Account No. 06-0916.

Respectfully submitted,

FINNEGAN, HENDERSON, FARABOW,
GARRETT & DUNNER, L.L.P.

By:



David W. Hill
Reg. No. 28,220

ERNEST F. CHAPMAN
Reg. No. 25,961

DWH/FPD/rgm
Enclosures

明細書

半導体装置の製造方法及び製造装置

技術分野

本発明は、半導体装置内に配線される金属表面への保護膜を形成する技術に関する。

背景技術

半導体デバイス（半導体装置）の性能向上の要請から近年ではアルミニウム線に代わり銅線を用いる配線技術が注目されている。銅はアルミニウムよりも低抵抗であり、エレクトロマイグレーション耐性（EM耐性）に優れているという特性を有する一方、半導体基板内への拡散の可能性が高く、また酸化され易いといった問題点を有している。このため半導体装置内において多層構造をもって配線される銅と層間絶縁膜（以下絶縁膜と略す）との間にはバリアメタルや保護膜と呼ばれる種々のバリア材が用いられる。

以上のような銅の多層配線を実現する手法の一つとして、ダマシンプロセス（damascene process）と呼ばれる工程があり、その工程を図9A、図9B、図9C、図9Dに示す。これらの図において符号11は例えばSiO₂からなる第1の絶縁膜であり、配線の埋め込み用に形成された凹部12を含めた絶縁膜11の表面上をTaN、TiNなどのバリア材（バリアメタル）13で被覆し、その上に配線用の銅（Cu）14が埋め込まれる（図9A）。

基板表面をCMP（chemical mechanical polishing）と呼ばれる研磨プロセスにより研磨して凹部12以外の銅14とバリア材13とを取り除き、更に凹部12上方を塞ぐようにして保護膜であるシリコン窒化膜（SiN膜という）15を設け、その上に第2の絶縁膜16を形成する（図9B）。SiN膜15は、銅14が第2の絶縁膜16に拡散するのを防止する役割をもっている。そして図示しないマスクを用いて絶縁膜16をエッチングして第2の溝17を形成し（図9C）、更に溝17内のSiN膜15をエッチングし（図9D）、この第2の溝1

7 内に銅を埋め込み、上述の工程を繰り返すことで多層構造を実現している。

しかし、上述ダマシンプロセスにおいて保護膜として用いられる SiN 膜 15 は、誘電率が高く、これが絶縁膜 11, 16 間に残留してしまうため、層間絶縁膜として誘電率の低い材料を用いても、層間絶縁膜全体として誘電率を上げてしまう欠点がある。

さらに、この SiN 膜を保護膜に用いると、この SiN 膜 15 を取り除くためには 2 回のエッチングが必要になってしまう。即ち第 2 の溝 17 を形成するのに先ず第 2 の絶縁膜 16 をエッチングし、その後エッチングに用いる処理ガスの交換等、プロセス条件を変えて SiN 膜 15 のエッチングを行わなければならない。また SiN 膜は CVD (chemical vapor deposition) により形成される。従ってこうしたことから製造プロセス全体が複雑化するという問題がある。

発明の開示

本発明の目的は、ダマシンプロセスを利用した配線の埋め込み工程において、絶縁膜の誘電率を上げることなく且つ製造工程を簡略化できる半導体装置の製造方法及び製造装置を提供することにある。

請求の範囲第 1 項に係る発明は、基板表面上の第 1 の絶縁膜に第 1 の凹部を形成する工程と、この第 1 の凹部に金属拡散防止用のバリア層を介して配線用の金属を埋め込む工程と、前記基板を研磨して前記第 1 の凹部よりも上方側の金属を除去して前記第 1 の凹部内に第 1 の金属層を残す工程と、前記基板表面を、前記金属層に付着する物質の溶液に接触させ、前記第 1 の金属層の表面に前記物質からなる金属拡散防止用の保護膜を形成する工程と、前記基板表面に第 2 の絶縁膜を形成する工程と、この第 2 の絶縁膜における前記第 1 の金属層の上方領域に第 2 の凹部を形成する工程と、前記第 1 の金属層に接続される配線用の第 2 の金属層をバリア層を介して前記第 2 の凹部に埋め込む工程とを備えていることを特徴としている。

ここで、保護膜は、第 1 の金属層の上に第 2 の絶縁膜を形成したときに当該第 1 の金属層から第 2 の絶縁膜への金属の拡散を防止するためのものであるが、この保護膜は、基板表面に溶液を接触させることによって形成されるので、保護膜

の形成工程が簡単になる。また、第1の絶縁膜と第2の絶縁膜の間において、本来保護膜を形成する必要のない第1の金属層が形成されていない部分には保護膜が形成されない。従って、保護膜が絶縁膜の誘電率に悪影響を及ぼすことを防止することができる。また、この保護膜は第2の絶縁膜にエッチングをほどこすとき同時に除去することができるので、エッチング工程を2回する必要がなく、工程を簡略化することができる。

請求の範囲第2項に係る発明は、前記基板表面を前記物質の溶液に接触させた後、前記基板表面を洗浄することを特徴としている。

請求の範囲第3項に係る発明は、前記溶液は、有機物質の溶液であり、当該有機物質からなる金属拡散防止用の保護膜を形成することを特徴としている。

請求の範囲第4項に係る発明は、前記溶液は、金属塩の溶液であり、当該金属塩を構成する金属からなる金属拡散防止用の保護膜を形成することを特徴としている。

請求の範囲第5項に係る発明は、前記配線用の金属は銅であることを特徴としている。

請求の範囲第6項に係る発明は、前記基板を研磨して前記第1の凹部よりも上方側の金属を除去して前記第1の凹部内に第1の金属層を残す工程の後で、前記基板表面を、前記金属層に付着する物質の溶液に接触させ、前記第1の金属層の表面に前記物質からなる金属拡散防止用の保護膜を形成する工程の前に、研磨された基板上に付着しているパーティクルを除去する洗浄工程をさらに備えたことを特徴としている。

請求の範囲第7項に係る発明は、基板上の絶縁膜の凹部に金属層が形成された基板を収納して基板カセットが搬入される搬入部と、基板の表面を洗浄するための第1洗浄ユニットと、洗浄された基板に、金属層に付着する物質の溶液を接触させ、金属層の表面に金属拡散防止用の保護膜を形成するための処理ユニットと、前記搬入部に搬入された前記基板カセットから前記基板を取り出し、前記ユニット間を搬送するための搬送部とを備えたことを特徴としている。

請求の範囲第8項に係る発明は、処理ユニットで処理された基板を洗浄液により洗浄するための第2の洗浄ユニットと、ここで洗浄された基板を乾燥するため

の乾燥ユニットをさらに備えたことを特徴としている。

請求の範囲第9項に係る発明は、前記第1の洗浄ユニット、前記処理ユニット、前記第2の洗浄ユニット及び前記乾燥ユニットは、一連の複数の処理槽として構成され、前記搬送部がこれら複数の処理槽の間において基板を搬送するようになされたことを特徴としている。

請求の範囲第10項に係る発明は、前記金属層は銅であることを特徴としている。

図面の簡単な説明

図1A、図1B、図1C、図1Dは、本発明の実施の形態における半導体基板の状態を順次説明する断面図である。

図2A、図2Bは、本発明の実施の形態における半導体基板の状態を説明する断面図である。

図3は、金属層表面に保護膜を形成する工程を示す工程図である。

図4は、半導体基板上に絶縁膜を作るための処理ユニット（バッチ式）を表す斜視図である。

図5は、内部にバッチ式の処理ユニットを組み込んだ洗浄装置を表す斜視図である。

図6は、製造装置の洗浄処理部の概略を示す平面図である。

図7は、半導体基板上に絶縁膜を作るための枚葉式の処理ユニットを表す全体図である。

図8は、内部に枚葉式の処理ユニットを組み込んだ製造装置を表す平面図である。

図9A、図9B、図9C、図9Dは、関連発明におけるダマシンプロセスを説明するための半導体基板の断面図である。

発明を実施するための最良の形態

本発明における半導体装置の製造方法の実施の形態として、説明の簡略化のた

めにいわゆるシングルダマシン工程を例にとって図1A, 図1B, 図1C, 図1D, 図2A, 図2Bを用いて説明する。

図1Aないし図1Dは基板上に形成されたn段目の回路中に引き回される配線（金属層）の上にビアホールを形成して、n+1段目の回路中の配線を接続する接続線（本実施の形態ではこれも配線と呼ぶ）を形成する工程を示している。図1Aないし図1D中21は例えば誘電率の低いフッ素添加カーボン膜（CF膜）から成るn段目の絶縁膜（層間絶縁膜）、22はn段目の回路中の銅からなる配線である金属層、23は絶縁膜21への銅の拡散を防止するためのバリア層、24は、後で詳述する保護膜である。図1Aはn段目の回路の上に第1の絶縁膜31を形成した状態を示している。先ず図1Bに示すようにこの第1の絶縁膜31に例えばフォトレジストによるパターンマスクを用いてエッチングにより第1の凹部である第1の溝32を形成する。このエッチングにおいては、この点も後述するが保護膜24も除去される。

次に図1Cに示すように基板表面につまり第1の絶縁膜31及び第1の溝32の表面に、後工程で埋め込む銅の拡散及び酸化を防止するため、第1のバリア層33を形成する。この第1のバリア層33はスパッタリングなどの工程により形成し、例えばTa₂O₅（酸化タンタル）、TaN（窒化タンタル）、TiN（窒化チタン）などが用いられる。そして図1Dに示すように基板表面に例えばスパッタリングで銅を堆積させて第1の溝32へ銅34が埋め込まれている。しかる後図2Aに示すようにCMP工程によって基板表面を研磨して第1の溝32よりも上方側の部分の銅34及びバリア層33を除去し、第1の溝32内に銅34が残されて第1の金属層35が形成される。CMP工程とは、基板である半導体ウエハを回転台上に固定して回転させると共に研磨布で押圧し、研磨液を供給しながら化学的、機械的の両研磨作用により研磨を行う工程である。次いで、図2Bに示すように第1の金属層35の上に保護膜4を形成する。

図3は、保護膜4の形成工程を示す工程図であり、銅の埋め込み（STEP1）を行った後、CMP工程（STEP2）を行い、その後CMPにより汚れている基板を洗浄（STEP3）してパーティクルを除去する。続いて例えばベンゾトリアゾール溶液（薬液）を接触させ、例えば基板を前記薬液中に浸漬（ST

EP 4) し、乾燥させる。ここでベンゾトリアゾールは銅34と錯化合物を作り、銅34表面に付着するので、洗浄(STEP 5)すると銅以外の部位に付着しているベンゾトリアゾールは洗い流される。その後乾燥(STEP 6)を行い、結果として銅34表面にベンゾトリアゾールからなる保護膜4が形成される。

その後は、図1A以降と同様に基板表面に第2の絶縁膜を形成し、この絶縁膜に溝を形成してn+1段目の回路の配線をなす銅からなる第2の金属層を形成する。保護膜4はベンゾトリアゾールからなるため、絶縁膜をエッチングして溝を形成するときに、絶縁膜の下の保護膜4も同時に除去される。この場合、エッチングガスとしては例えばフッ素系ガス(CF₄)が用いられる。

上述実施の形態によれば銅34の上に保護膜4を簡単な工程で形成することができ、また絶縁膜31のエッチングのときに併せて保護膜4もエッチングされるので、ダマシン工程が簡単になる。また保護膜4は、銅34の表面にのみ残存して付着するので、絶縁膜31中には保護膜は形成されず、従って絶縁膜31の誘電率に影響を与えることもない。なお保護膜4を形成するためには、金属に対して錯形成能力を有する他の錯化剤を用いることも可能である。

例えば銅34表面から絶縁膜31中への銅イオンの拡散を防止する錯化剤としては、銅34に対し高い錯形成能力を持つ前述のベンゾトリアゾールの他、o-トリルトリアゾール、p-トリルトリアゾール等が挙げられる。

この他の有効な化合物として脂環式アルコール化合物、糖類、芳香環式フェノール化合物、芳香環式カルボン酸化合物、脂肪族カルボン酸化合物およびその誘導体、アミノポリカルボン酸化合物、ホスホン酸化合物、アルカノールアミン化合物、芳香環式アミン化合物、脂肪族アミン化合物等が挙げられる。

脂環式アルコール化合物の例としては1,2-ジヒドロキシシクロヘキサン等が挙げられる。

糖類の例としては、ソルビトール、ショ糖、デンプン等が挙げられる。

芳香環式フェノール化合物の例としては、フェノール、o-クレゾール、m-クレゾール、p-クレゾール、レゾルシノール、2,3-ピリジンジオール、4,6-ジヒドロキシピリジン、m-ニトロフェノール、カテコール、ピロガロール等が挙げられる。

芳香環式カルボン酸化合物の例としては、安息香酸、o-トルイル酸、m-トルイル酸、p-トルイル酸等が挙げられる。

脂肪族カルボン酸の化合物の例としては、ギ酸、酢酸、プロピオン酸、酪酸、イソ酪酸、吉草酸、イソ芳草酸、カプロン酸、トリメチル酢酸、アクリル酸等が挙げられる。

またその誘導体の例として脂肪族カルボン酸エステル（一例、酢酸エチルエステル）、脂肪族カルボン酸アミド（一例、プロピオン酸アミド）、脂肪族カルボン酸無水物（一例、無水酢酸）等が挙げられる。

アミノポリカルボン酸の例としては、エチレンジアミン四酢酸（EDTA）、1,2-シクロヘキサンジアミン四酢酸（CYDTA）、トリエチレンテトラアミン六酢酸（TTHA）、ニトリロ三酢酸（NTA）等が挙げられる。

ホスホン酸化合物の例としては、メチルジホスホン酸、アミノトリス、エチリデンホスホン酸、1-ヒドロキシエチリデン-1,1ジホスホン酸、1-ヒドロキシブチリデン-1,1-ジホスホン酸、エチルアミノビス（メチレンホスホン酸）、ドデシルアミノビス（メチレンホスホン酸）、ニトリロトリス（メチレンホスホン酸）、エチレンジアミンビス（メチレンホスホン酸）、エチレンジアミンテトラキス（メチレンホスホン酸）、ヘキセンジアミンテトラキス（メチレンホスホン酸）、ジエチレントリアミンペント（メチレンホスホン酸）、或いはこれらのアンモニウム塩、アルカリ金属塩からなる化合物等が挙げられる。

アルカノールアミン化合物の例としては、モノエタノールアミン等が挙げられる。

芳香環式アミン化合物の例としては、アニリン、2-メチルアニリン等が挙げられる。

脂肪族アミン化合物の例としては、メチルアミン、エチルアミン、エチレンジアミン、ヒドロキシアミン、エトキシアミン、メチルヒドラジン等が挙げられる。

以上の化合物の他に、アントラニール酸、o-ヒドロキシアニリン、没食子酸、没食子酸エステル等が挙げられる。

なおこれらは単独で、または2種以上を組み合わせて用いることができる。

ここで以下にウエハ上の銅層の表面にベンゾトリアゾールを付着させるための

装置についてバッチ式の処理ユニットを例にとって説明する。図4は処理ユニットを示す図であり、この処理ユニットU1は、ベンゾトリアゾールからなる薬液が満たされた処理槽5と、例えば50枚のウエハWを各々垂直の状態でかつ並列に並べた状態で一括して側方から把持する、横に開閉自在な一对の把持アーム51, 51と、この把持アーム51, 51を支持し、横方向及び上下方向に移動できる支持アーム52と、を備えている。

把持アーム51, 51によるウエハWの把持については、例えば図示しないウエハカセットの下方側から突き上げ部材により25枚のウエハを突き上げ、これらウエハを把持アーム51, 51により一括して把持することによって行われる。なお把持アーム51, 51は例えば25枚ずつ2分割されており、上述の操作を2回行って50枚把持する。そして把持アーム51, 51を処理槽5内に降下させることによりウエハWが処理槽5内に浸漬される。また処理槽5はオーバーフローパーク一分を処理槽5内に例えば底部から戻すように流路やポンプが設けられているが図では省略してある。

図5はこの処理ユニットを半導体装置の製造装置内に組み込んだ例を示している。装置全体は、洗浄処理前の被処理基板例えばウエハをカセット単位で収容する搬入部100と、ウエハの洗浄処理が行われる洗浄処理部200と、洗浄処理後のウエハをカセット単位で取り出すための搬出部300との3つのゾーンによって構成されている。

搬入部100では、例えば25枚のウエハが収容されてカセットCが外部からカセット搬送手段60により待機部61に一旦搬入された後、ローダ部62に搬送され、ここで図では見えないウエハ把持機構（把持アーム）によりカセットC内のウエハが中間保持部に移し変えられる。洗浄処理部200では、搬入部100と搬出部300とを結ぶライン（X方向）に沿って複数台のウエハ搬送機構（図では便宜上3台のウエハ搬送機構R1～R3）が設けられている。なお前記ウエハ把持アーム及びウエハ搬送機構により搬送部が構成される。これらウエハ搬送機構R1～R3は既述の把持アーム51, 51と支持アーム52とからなるものである。また洗浄処理部200には図の例では6個の処理槽T1～T6がX方向に沿って配列されており、例えばウエハ搬送機構R1は処理槽T1, T2を、

ウエハ搬送機構R 2は処理槽T 3, T 4を、ウエハ搬送機構R 3は処理槽T 5, T 6を受け持つように構成されている。図6は洗浄処理部200の概略を示す平面図である。

前記複数の処理槽（便宜上T 1～T 6で示した槽）は、CMP処理を終えたウエハを例えば洗浄する槽、次いでウエハを純水で洗浄する槽、ベンゾトリアゾールからなる薬液の入った処理槽、その薬液をIPA（イソプロピルアルコール）からなる洗浄液で洗浄する槽、純水で洗浄する槽、ウエハを乾燥するための槽に割り当てられる。この例では処理槽の前段側の槽が第1の洗浄ユニットに相当し、処理槽の後段側の槽が第2の洗浄ユニットに相当する。なおこの他ウエハ搬送機構R 1, R 3の把持アームを洗浄、乾燥するための槽が更に設けられることがある。

このような製造装置において、ローダ部62からウエハ一搬送機構（R 1～R 3）に受け渡されたウエハWは、処理槽（T 1～T 6）内に順次浸漬されて、バーティクル除去のための洗浄、保護膜の付着、後洗浄といった処理が順次行われる。なお隣接するウエハ搬送機構間のウエハの受け渡しは、図示しない中間受け渡し台を介して行われる。なおウエハが取り出された後の空のカセットCは、図示しない搬送機構によって搬出部300側に送られる。

以上においてウエハ上に前記保護膜を形成する処理ユニットとしては、例えば図7に示すように、ウエハをスピンさせて1枚ずつ処理する枚葉式の処理ユニットでもよい。図7において71はカップ、72はモータMにより水平面に沿って回転するスピニチャック、73はスピニチャック72を昇降させる昇降部、74は排出管である。また75は供給管76の先端に設けられたノズルであり、把持アーム77により把持されている。この薬液塗布ユニットは例えば洗浄ユニットも兼用しており、ウエハWがスピニチャック72に保持された後、スピニチャック72によりウエハWを回転させながら洗浄ブラシ78をウエハW表面に接触させ、ノズル75からウエハW中心部に洗浄液例えば純水を供給して、洗浄ブラシ78によりウエハWを洗浄する。次いで保護膜形成用の薬液をウエハW中心部に供給し、いわゆるスピニコーティングによりウエハW表面へ塗布を行う。なおノズルの交換については、カップ71に隣接して、複数の供給管に夫々取り付けら

れた複数のノズルが置かれており、把持アーム77がそれらノズルの中から1個のノズルを把持してウエハWの上方に搬送することによって行われる。

図8に上述の枚葉式の処理ユニット（薬液塗布及び洗浄を行うユニット）を組み込んだ製造装置の一例の概略平面図を示す。この装置において、8はカセットステーションであり、例えば4個のウエハカセットCが載置される。ウエハカセットC内のウエハWは、X、Y、θ（水平回転）、Z（鉛直方向）方向に移動自在な搬送機構である受け渡しアーム81により取り出されて中間受け渡し台82に受け渡される。この中間受け渡し台82の奥側にはメインアーム83が走行自在に設けられ、このメインアーム83の走行路の両側には、既述の処理ユニット84が並んで設けられている。中間受け渡し台82上のウエハWはメインアーム83を介して処理ユニット84に搬入され、既述の処理がされる。この例では受け渡しアーム81、中間受け渡し台82及びメインアーム83により搬送部が構成される。なおこの例では処理ユニット84にて洗浄、保護膜形成用の薬液塗布の両方を行わせているが、洗浄ブラシでパーティクルを除去するユニット、前記薬液に塗布するユニット、その後の洗浄を行うユニット、といった具合に一連の処理を複数のユニットに分散させてもよい。前記薬液を基板に接触させる手法としては、スプレーにより薬液を基板に吹き付けてもよい。

以上のように保護膜を形成するユニットを製造装置の中に組み込むことにより、保護膜の形成装置を別途設ける場合に比べて装置全体の占有領域が小さくなり、クリーンルームのスペースを有効に活用できる。また洗浄、保護膜の形成を連続して行えるのでスループットが高く、ダマシンプロセスを実施するシステムに用いる洗浄装置として、付加価値の高いものになる。

また本発明において、配線に使用される金属が例えは銅である場合、銅配線表面から層間絶縁膜への銅イオンの拡散を防止するための金属保護膜（皮膜）を形成する手法としては、第一塩化錫（SnCl₂）、ホウフッ化錫（Sn(BF₄)₂）、硫酸第一錫（SnSO₄）、硫酸ニッケル（NiSO₄）、塩化ニッケル（NiCl₂）、スルファミン酸ニッケル（NiHSO₃NH₂）等の比較的容易に銅との合金を形成しやすい成分を含有する化合物を銅表面に接触させることが望ましい。この場合においても基板表面に金属塩溶液を接触させ、次いで基板表面を洗浄するよ

うにして処理が行われる。保護膜の形成については、配線金属の表面が金属であれば無電解メッキされた状態となり、例えば第一塩化錫 (SnCl_2) 溶液を用いた場合、銅の表面に $\text{Sn}-\text{Cu}$ 層が形成され、この保護膜により銅の絶縁膜への拡散が防止される。

またダマシンプロセスは、シングルダマシンに限らず、 $n+1$ 層目の配線とビアホール内の配線とを同時に埋め込むいわゆるデュアルダマシン工程に適用してもよい。更にまた金属層としては銅に限らず白金や金などであってもよいし、絶縁膜としては、 SiO_2 膜や SiOF 膜などであってもよい。

以上のように本発明の製造方法によれば、ダマシンプロセスを利用した配線の埋め込み工程において金属イオンの拡散を防ぐことにより信頼性を向上させ、且つ製造工程を簡略化できる。また本発明の製造装置によれば、基板の洗浄と基板の金属層上の保護膜の形成とを連続して行うことができ、スループットの向上、設備の小型化を図れる。

請 求 の 範 囲

1. 基板表面上の第1の絶縁膜に第1の凹部を形成する工程と、
この第1の凹部に金属拡散防止用のバリア層を介して配線用の金属を埋め込む
工程と、

前記基板を研磨して前記第1の凹部よりも上方側の金属を除去して前記第1の
凹部内に第1の金属層を残す工程と、

前記基板表面を、前記金属層に付着する物質の溶液に接触させ、前記第1の金
属層の表面に前記物質からなる金属拡散防止用の保護膜を形成する工程と、

前記基板表面に第2の絶縁膜を形成する工程と、

この第2の絶縁膜における前記第1の金属層の上方領域に第2の凹部を形成す
る工程と、

前記第1の金属層に接続される配線用の第2の金属層をバリア層を介して前記
第2の凹部に埋め込む工程と、

を備えたことを特徴とする半導体装置の製造方法。

2. 前記基板表面を前記物質の溶液に接触させた後、前記基板表面を洗浄す
ることを特徴とする請求の範囲第1項に記載の半導体装置の製造方法。

3. 前記溶液は、有機物質の溶液であり、当該有機物質からなる金属拡散防
止用の保護膜を形成することを特徴とする請求の範囲第1項又は第2項に記載の
半導体装置の製造方法。

4. 前記溶液は、金属塩の溶液であり、当該金属塩を構成する金属からなる
金属拡散防止用の保護膜を形成することを特徴とする請求の範囲第1項又は第2
項に記載の半導体装置の製造方法。

5. 前記配線用の金属は銅であることを特徴とする請求の範囲第1項又は第
2項に記載の半導体装置の製造方法。

6. 前記基板を研磨して前記第1の凹部よりも上方側の金属を除去して前記
第1の凹部内に第1の金属層を残す工程の後で、

前記基板表面を、前記金属層に付着する物質の溶液に接触させ、前記第1の金
属層の表面に前記物質からなる金属拡散防止用の保護膜を形成する工程の前に、

研磨された基板上に付着しているパーティクルを除去する洗浄工程をさらに備えたことを特徴とする請求の範囲第1項又は第2項に記載の半導体装置の製造方法。

7. 基板上の絶縁膜の凹部に金属層が形成された基板を収納した基板カセットが搬入される搬入部と、

基板の表面を洗浄するための第1洗浄ユニットと、

洗浄された基板に、金属層に付着する物質の溶液を接触させ、金属層の表面に金属拡散防止用の保護膜を形成するための処理ユニットと、

前記搬入部に搬入された前記基板カセットから前記基板を取り出し、前記ユニット間を搬送するための搬送部と、

を備えたことを特徴とする半導体装置の製造装置。

8. 処理ユニットで処理された基板を洗浄液により洗浄するための第2の洗浄ユニットと、

ここで洗浄された基板を乾燥するための乾燥ユニットと、

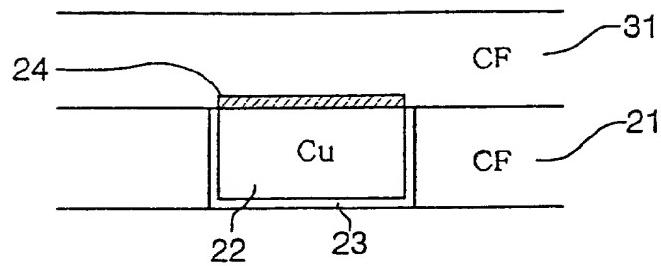
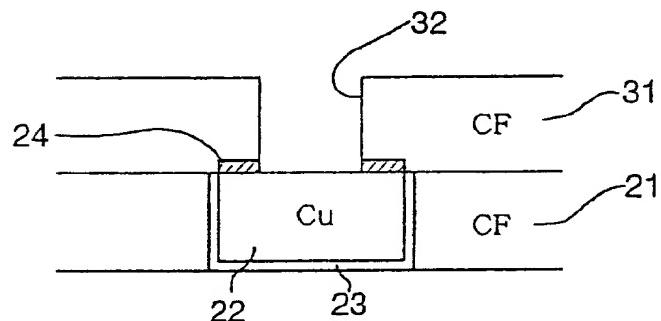
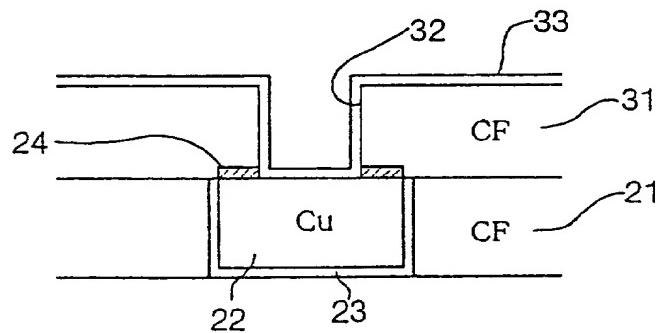
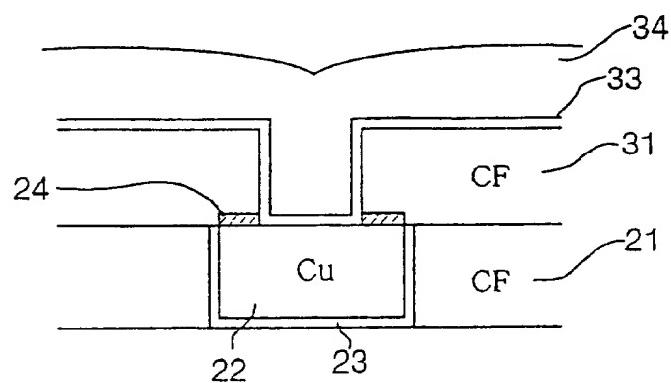
をさらに備えたことを特徴とする請求の範囲第7項に記載の半導体装置の製造装置。

9. 前記第1の洗浄ユニット、前記処理ユニット、前記第2の洗浄ユニット及び前記乾燥ユニットは、一連の複数の処理槽として構成され、前記搬送部がこれら複数の処理槽の間において基板を搬送するようになされたことを特徴とする請求の範囲第8項に記載の半導体装置の製造装置。

10. 前記金属層は銅であることを特徴とする請求の範囲第7項ないし第9項のいずれかに記載の半導体装置の製造装置。

要 約 書

この発明は、ダマシンプロセスを利用した半導体装置への配線の埋め込み工程において絶縁膜の誘電率を上げず且つ製造工程の簡略化を達成することを課題とし、ダマシンプロセスにおける金属層へ保護膜を形成する工程で、研磨された基板上に付着しているパーティクルを除去するための洗浄ユニットと、パーティクルが除去された基板上の金属層に付着する有機物質例えばベンゾトリアゾール溶液を接触させるための処理ユニットと、を組み合わせたもので、処理ユニットと洗浄ユニットとの組み合せは、バッチ式、枚葉式の夫々の装置を用いることが可能である。

F I G. I A**F I G. I B****F I G. I C****F I G. I D**

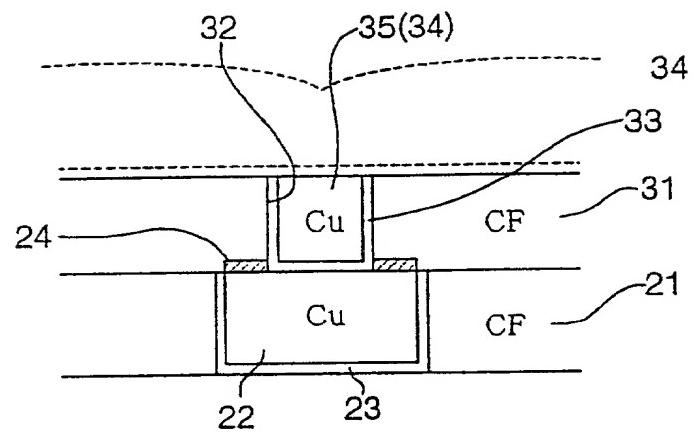


FIG. 2A

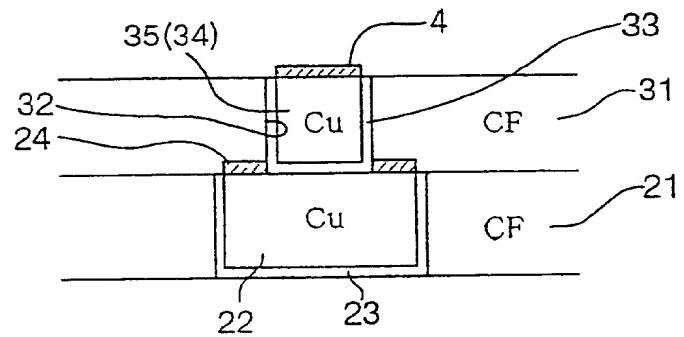


FIG. 2B

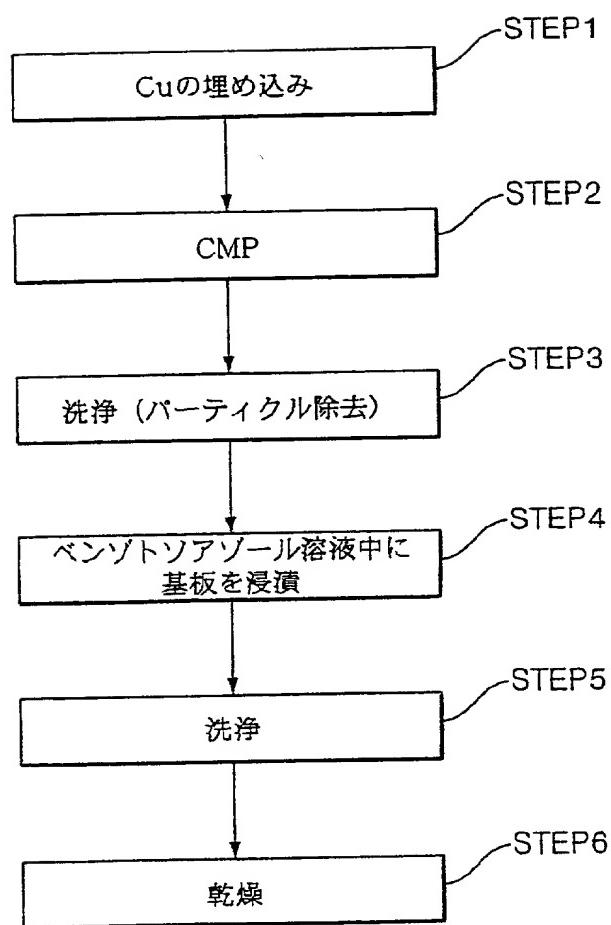


FIG. 3

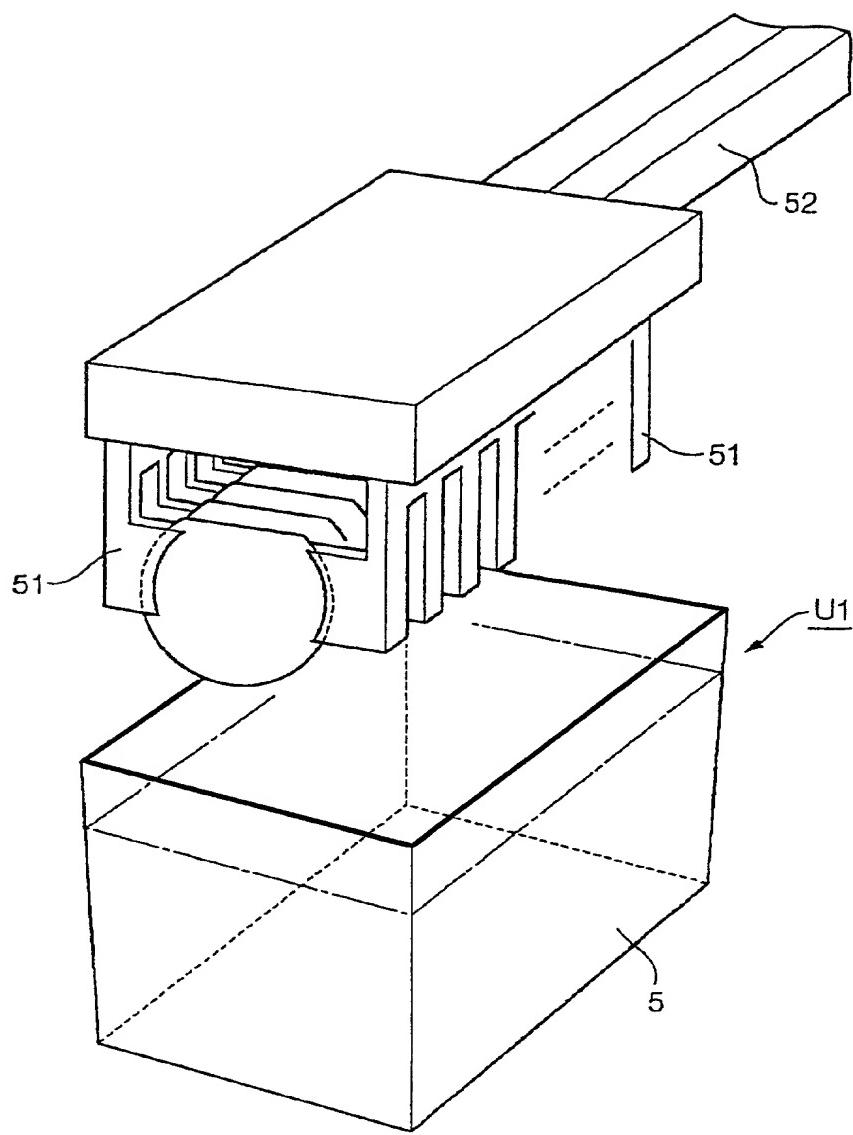


FIG. 4

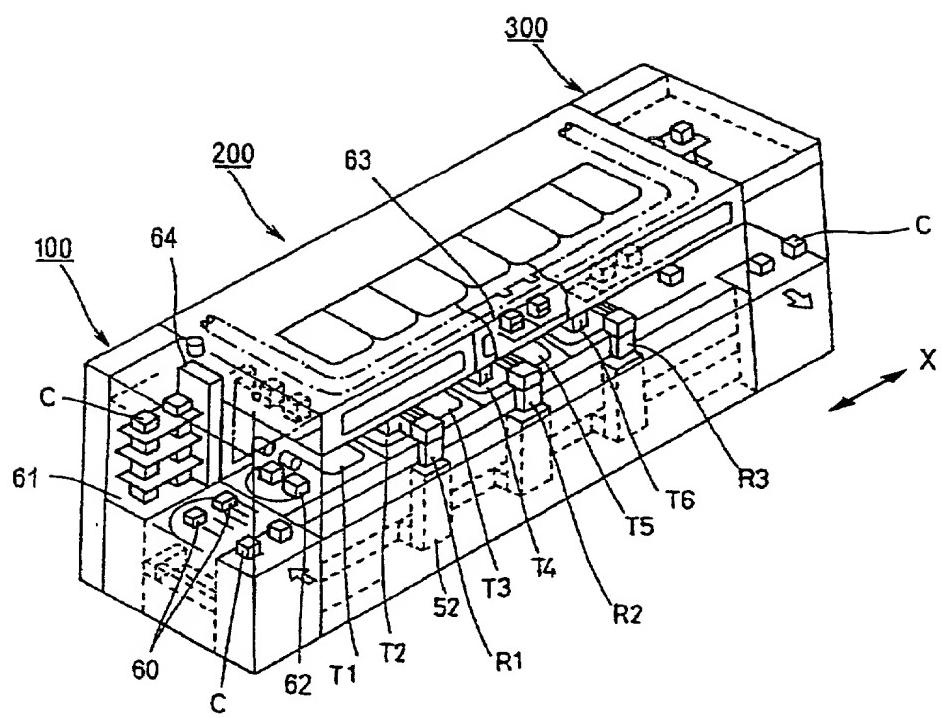


FIG. 5

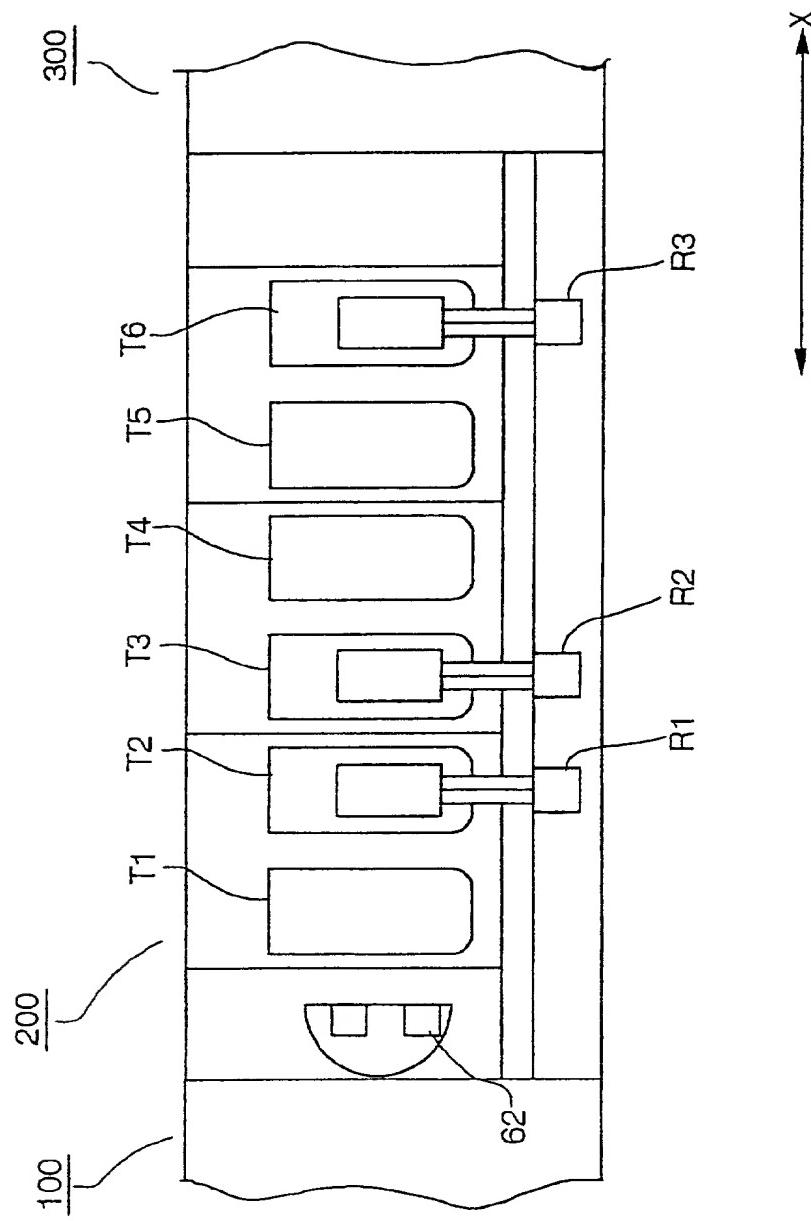


FIG. 6

7/8

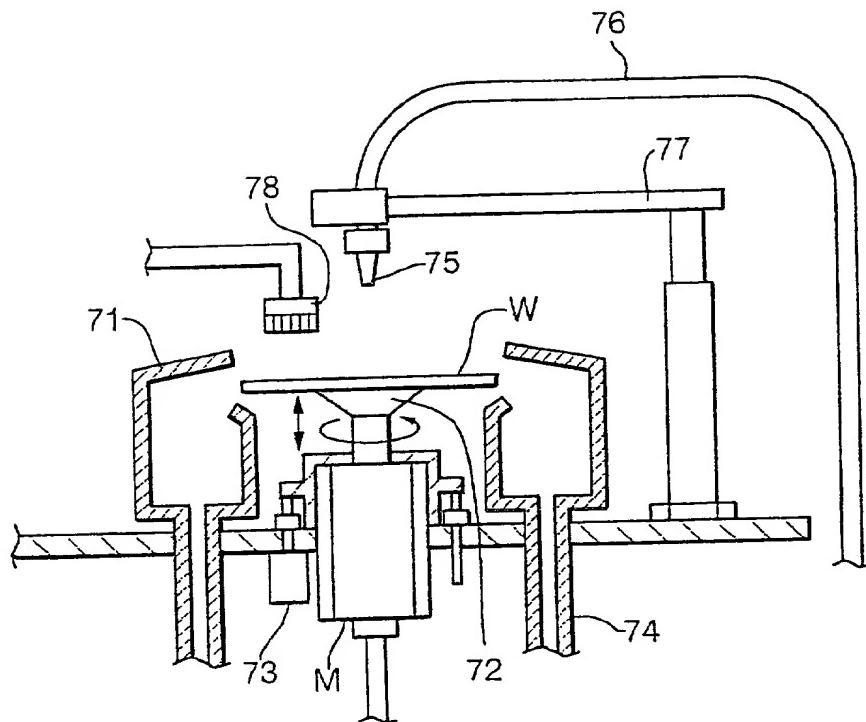


FIG. 7

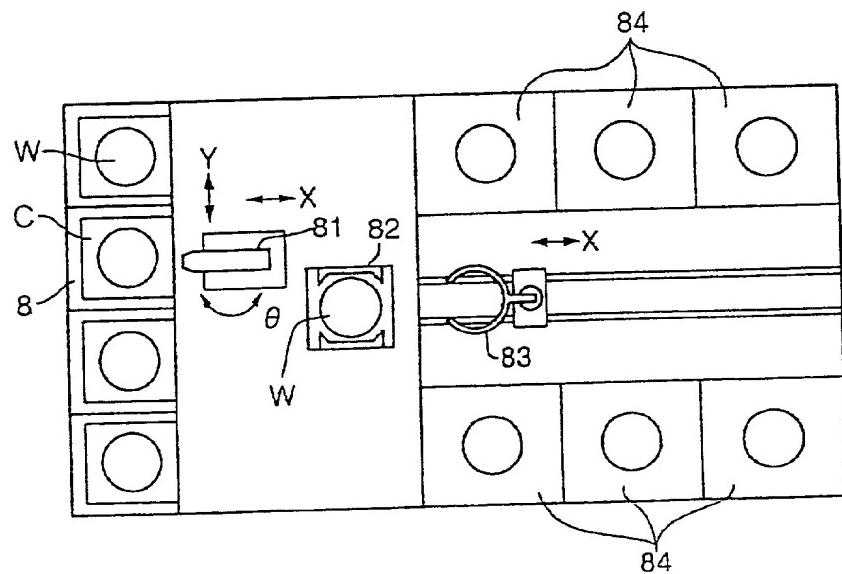
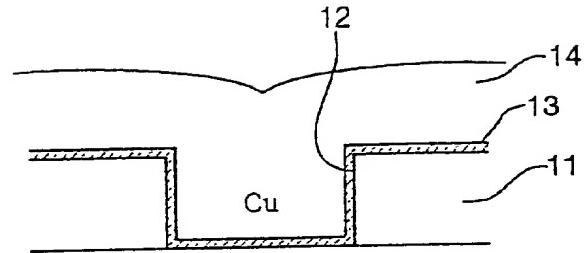
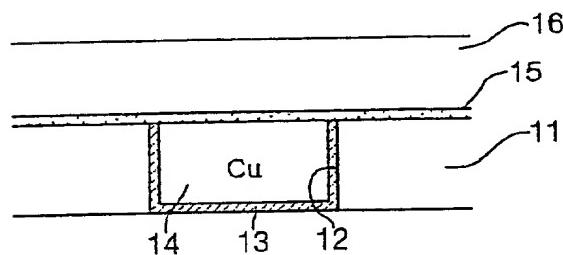
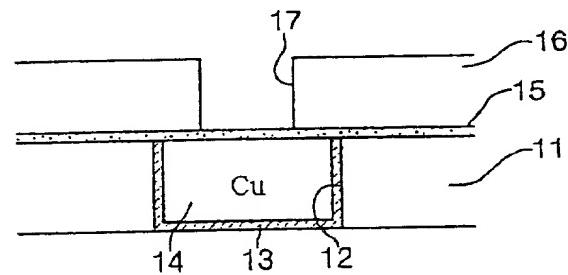
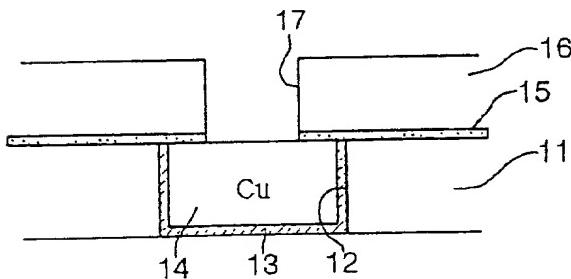


FIG. 8

F I G. 9A**F I G. 9B****F I G. 9 C****F I G. 9 D**

Attorney's Ref. No.:**Declaration and Power of Attorney For Patent Application**

特許出願宣言書及び委任状

Japanese Language Declaration

日本語宣言書

私は、以下に記名された発明者として、ここに下記の通り宣言する：

私の住所、郵便の宛先そして国籍は、私の氏名の後に記載された通りである。

下記の名称の発明について特許請求範囲に記載され、且つ特許が求められている発明主題に関して、私が最初、最先且つ唯一の発明者である（唯一の氏名が記載されている場合）か、或いは最初、最先且つ共同発明者である（複数の氏名が記載されている場合）と信じている。

半導体装置の製造方法及び製造装置

上記発明の明細書はここに添付されているが、下記の欄がチェックされている場合は、この限りでない：

_____に提出され、米国出願番号または
特許協定条約 国際出願番号を _____ とし、
(該当する場合) _____ に訂正されました。

私は、上記の補正書によって補正された、特許請求範囲を含む上記明細書を検討し、且つ内容を理解していることをここに表明する。

私は、連邦規則法典第37編規則1.56に定義されている、特許性について重要な情報を開示する義務があることを認める。

As a below named inventor, I hereby declare that:

My residence, post office address and citizenship are as stated next to my name.

I believe I am the original, first and sole inventor (if only one name is listed below) or an original, first and joint inventor (if plural names are listed below) of the subject matter which is claimed and for which a patent is sought on the invention entitled

**METHOD AND APPARATUS FOR PRODUCING
SEMICONDUCTOR DEVICE**

the specification of which is attached hereto unless the following box is checked:

was filed on June 1, 2000
as United States Application Number or
PCT International Application Number
PCT/JP00/03544 and was amended on
(if applicable).

I hereby state that I have reviewed and understand the contents of the above identified specification, including the claims, as amended by any amendment referred to above.

I acknowledge the duty to disclose information which is material to patentability as defined in Title 37, Code of Federal Regulations, Section 1.56.

Burden Hour Statement: This form is estimated to take 0.4 hours to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner of Patents and Trademarks, Washington, DC 20231

Under the Paperwork Reduction Act of 1995, no persons are required to respond to collection of information unless it displays a valid OMB control number.

Japanese Language Declaration

(日本語宣言書)

私は、ここに、以下に記載した外国での特許出願または発明者証の出願、或いは米国以外の少なくとも一国を指定している米国法典第35編第365条(a)によるPCT国際出願について、同第119条(a)-(d)項又は第365条(b)項に基づいて優先権を主張するとともに、優先権を主張する本出願の出願日よりも前の出願日を有する外国での特許出願または発明者証の出願、或いはPCT国際出願については、いかなる出願も、下記の枠内をチェックすることにより示した。

Prior Foreign Application(s)

外国での先行出願

1999-154055(Number)
(番号)**Japan**(Country)
(国名)**1/June/1999**(Day/Month/Year Filed)
(出願年月日)**Priority Not Claimed**
優先権主張なし(Number)
(番号)**Japan**(Country)
(国名)

(Day/Month/Year Filed)

(出願年月日)

私は、ここに、下記のいかなる米国仮特許出願についても、その米国法典第35編119条(e)項の利益を主張する。

(Application No.)
(出願番号)**(Filing Date)**
(出願日)**(Application No.)**
(出願番号)**(Filing Date)**
(出願日)

私は、ここに、下記のいかなる米国出願についても、その米国法典第35編第120条に基づく利益を主張し、又米国を指定するいかなるPCT国際出願についても、その同第365条(c)に基づく利益を主張する。また、本出願の各特許請求の範囲の主題が米国法典第35編第112条第1段に規定された態様で、先行する米国特許出願又はPCT国際出願に開示されていない場合においては、その先行出願の出願日と本国内出願日またはPCT国際出願日との間の期間中に入手された情報で、連邦規則法典第37編規則1.56に定義された特許性に関わる重要な情報について開示義務があることを承認する。

PCT/JP00/03544(Application No.)
(出願番号)**June 1, 2000**(Filing Date)
(出願日)**Pending**(Status: Patented, Pending, Abandoned)
(現況: 特許許可済、係属中、放棄済)**(Application No.)**
(出願番号)**(Filing Date)**
(出願日)(Status: Patented, Pending, Abandoned)
(現況: 特許許可済、係属中、放棄済)

私は、ここに表明された私自身の知識に係わる陳述が真実であり、且つ情報と信ずることに基づく陳述が、真実であると信じられることを宣言し、さらに、故意に虚偽の陳述などを行った場合は、米国法典第18編第1001条に基づき、罰金または拘禁、若しくはその両方により処罰され、またそのような故意による虚偽の陳述は、本出願またはそれに対して発行されるいかなる特許も、その有効性に問題が生ずることを理解した上で陳述が行われたことを、ここに宣言する。

I hereby declare that all statements made herein of my own knowledge are true and that all statements made on information and belief are believed to be true; and further that these statements were made with the knowledge that willful false statements and the like so made are punishable by fine or imprisonment, or both, under Section 1001 of Title 18 of the United States Code and that such willful false statements may jeopardize the validity of the application or any patent issued thereon.

Under the Paperwork Reduction Act of 1995, no persons are required to respond to collection of information unless it displays a valid OMB control number.

Japanese Language Declaration

(日本語宣言書)

委任状： 私は本出願を審査する手続を行い、且つ米国特許商標庁との全ての業務を遂行するために、記名された発明者として、下記の弁護士及び／または弁理士を任命する。（氏名及び登録番号を記載すること）

Douglas B. Henderson, Reg. 20,291; Ford F. Farabow, Jr., Reg. 20,630; Arthur S. Garrett, Reg. 20,338; Donald R. Dunner, Reg. 19,073; Brian G. Brunsbold, Reg. 22,593; Tipton D. Jennings, IV, Reg. 20,645; Jerry D. Voight, Reg. 23,020; Laurence R. Hefter, Reg. 20,827; Kenneth E. Payne, Reg. 23,098; Herbert H. Mintz, Reg. 26,691; C. Larry O'Rourke, Reg. 26,014; Albert J. Santorelli, Reg. 22,610; Michael C. Elmer, Reg. 25,857; Richard H. Smith, Reg. 20,609; Stephen L. Peterson, Reg. 26,325; John M. Romary, Reg. 26,331; Bruce C. Zoller, Reg. 27,680; Dennis P. O'Reilly, Reg. 27,932; Allen M. Sokal, Reg. 26,695; Robert D. Bajefsky, Reg. 25,387; Richard L. Stroup, Reg. 28,478; David W. Hill, Reg. 28,220; Thomas L. Irving, Reg. 28,619; Charles E. Lipsey, Reg. 28,165; Thomas W. Winland, Reg. 27,605; Basil J. Lewis, Reg. 28,818; Martin I. Fuchs, Reg. 28,508; E. Robert Yoches, Reg. 30,120; Barry W. Graham, Reg. 29,924; Susan Haberman Griffen, Reg. 30,907; Richard B. Racine, Reg. 30,415; Thomas H. Jenkins, Reg. 30,857;

POWER OF ATTORNEY: As a named inventor, I hereby appoint the following attorney(s) and/or agent(s) to prosecute this application and transact all business in the Patent and Trademark Office connected therewith. (list name and registration number)

Robert E. Converse, Jr., Reg. 27,432; Clair X. Mullen, Jr., Reg. 20,348; Christopher P. Foley, Reg. 31,354; John C. Paul, Reg. 30,413; Roger D. Taylor, Reg. 28,992; David M. Kelly, Reg. 30,953; Kenneth J. Meyers, Reg. 25,146; Carol P. Einaudi, Reg. 32,220; Walter Y. Boyd, Jr., 31,738; Steven M. Anzalone, Reg. 32,095; Jean B. Fordis, Reg. 32,984; Barbara C. McCurdy, Reg. 32,120; James K. Hammond, Reg. 31,964; Richard V. Burgujian, Reg. 31,744; J. Michael Jakes, Reg. 32,824; Dirk D. Thomas, Reg. 32,600; Thomas W. Banks, Reg. 32,719; Christopher P. Isaac, Reg. 32,616; Bryan C. Diner, Reg. 32,409; M. Paul Barker, Reg. 32,013; Andrew Chanho Sonu, Reg. 33, 457; David S. Forman, Reg. 33,694; Vincent P. Kovalick, Reg. 32,867; James W. Edmondson, Reg. 33,871; Michael R. McGurk, Reg. 32,045; Joann M. Neth, Reg. 33,751; Cheri M. Taylor, Reg. 33,216; Charles E. Van Horn, Reg. 40,266; Linda A. Wadler, Reg. 33,218; Jeffrey A. Berkowitz, Reg. 36,743; Michael R. Kelly, Reg. 33,921; James B. monroe, Reg. 33,971

書類送付先：

Send Correspondence to:

FINNEGAN, HENDERSON, FARABOW, GARRETT & DUNNER, L.L.P.
1300 I Street, N. W. Washington, D.C.
20005-3315 U. S. A.

直接電話連絡先：（名前及び電話番号）

Direct Telephone Calls to: (name and telephone number)

FINNEGAN, HENDERSON, FARABOW, GARRETT & DUNNER,
L.L.P.
(202) 408-4000

唯一または第一発明者名

Full name of sole or first inventor

丹生谷貴行

Takayuki NIUYA

発明者の署名

日付

Inventor's signature

Date

 2000/8/21

住所

日本国

Residence

Tsukuba-Shi, Ibaraki-Ken, Japan

国籍

日本

Citizenship

Japan

私書箱

Post Office Address

30-16, Inarimae, Tsukuba-Shi, Ibaraki-Ken, Japan

第二共同発明者

Full name of second joint inventor, if any

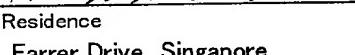
大野道広

Michihiro ONO

第二共同発明者の署名

日付

Second inventor's signature

Date August 29,
2000


住所

日本国

Residence

Farrer Drive, Singapore

国籍

日本

Citizenship

Japan

私書箱

Post Office Address

#03-03, Sommerville Grandeur, 3 Farrer Drive, Singapore 259276

(第三以降の共同発明者についても同様に記載し、署名をすること)

(Supply similar information and signature for third and subsequent joint inventors.)

Under the Paperwork Reduction Act of 1995, no persons are required to respond to collection of information unless it displays a valid OMB control number.

Japanese Language Declaration

(日本語宣言書)

Full name of third joint inventor, if any Hideto GOTO			
第三共同発明者 後藤日出人	日付	Third inventor's signature	Date
		<i>Hideto Goto</i>	August 29, 2000
住所 日本国, _____		Residence <u>Tsukuba-Shi, Ibaraki-Ken, Japan</u>	
国籍 日本		Citizenship Japan	
私書箱		Post Office Address 2-21-6-102, Umezono, Tsukuba-Shi, Ibaraki-Ken, Japan	
Full name of fourth joint inventor, if any			
第四共同発明者 _____	日付	Fourth inventor's signature	Date
住所 日本国, _____		Residence , Japan	
国籍 日本		Citizenship Japan	
私書箱		Post Office Address	
Full name of fifth joint inventor, if any			
第五共同発明者 _____	日付	Fifth inventor's signature	Date
住所 日本国, _____		Residence , Japan	
国籍 日本		Citizenship Japan	
私書箱		Post Office Address	
Full name of sixth joint inventor, if any			
第六共同発明者 _____	日付	Sixth inventor's signature	Date
住所 日本国, _____		Residence , Japan	
国籍 日本		Citizenship Japan	
私書箱		Post Office Address	
(第七以降の共同発明者についても同様に記載し、署名をすること) (Supply similar information and signature for seventh and subsequent joint inventors.)			